



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2000341253 A

(43) Date of publication of application: 08.12.00

(51) Int. Cl. H04L 1/22  
 H04J 3/00  
 H04L 12/24  
 H04L 12/26  
 H04L 12/28  
 H04L 29/14

(21) Application number: 11145769

(22) Date of filing: 26.05.99

(71) Applicant: NEC CORP

(72) Inventor: SHINTANI KAZUNORI

## (54) PATH SWITCH CONTROL SYSTEM AND PATH SWITCH CONTROL METHOD

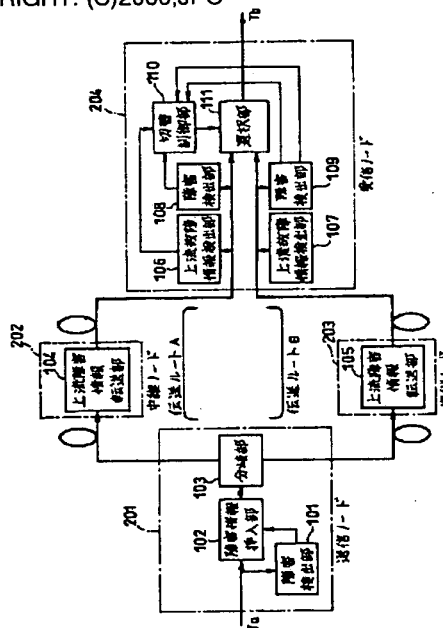
control of a selection section 111.

COPYRIGHT: (C)2000,JPO

## (57) Abstract:

**PROBLEM TO BE SOLVED:** To suppress mis-judgment by a network manager due to an unnecessary switching notice by discriminating whether a fault is a 2-way route fault affected by a fault of an upper-stream or a router fault requiring switching so as to prevent an undesired switching caused on the occurrence of the 2-way route fault.

**SOLUTION:** In the case of detecting an upper-stream fault by a fault detection section 101 before a branching section 103, a fault information insertion section 102 inserts upper-stream fault information to a specific time slot of a main signal. Relay nodes 202, 203 in existence on the way of a route have a function of transferring the upper-stream fault information. A receiver side has upper-stream fault information detection sections 106, 107 to detect the upper-stream fault information, discriminates whether the fault is a route fault or the upper-stream fault on the basis of the upper-stream fault information and a fault detected by fault detection sections 108, 109 to conduct switch



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-341253

(P2000-341253A)

(43) 公開日 平成12年12月8日 (2000.12.8)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テ-マ-ト* (参考)
H 0 4 L 1/22		H 0 4 L 1/22	5 K 0 1 4
H 0 4 J 3/00		H 0 4 J 3/00	V 5 K 0 2 8
			R 5 K 0 3 0
H 0 4 L 12/24		H 0 4 L 11/08	5 K 0 3 5
12/26		11/20	C 9 A 0 0 1
審査請求 有 請求項の数10 O L (全 13 頁) 最終頁に続く			

(21) 出願番号 特願平11-145769

(22) 出願日 平成11年5月26日 (1999.5.26)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 新谷 和則

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100088812

弁理士 ▲柳▼川 信

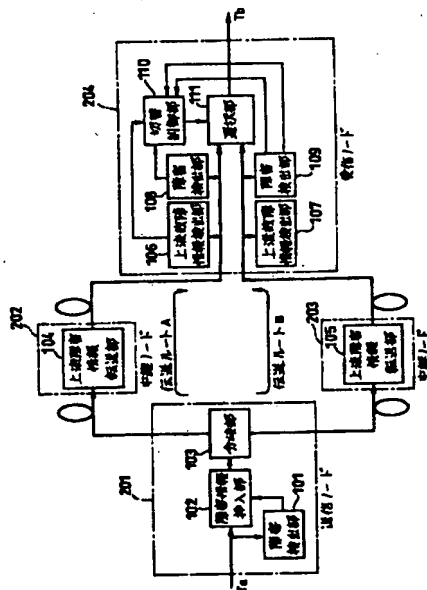
最終頁に続く

(54) 【発明の名称】 バス切替制御システム及びバス切替制御方法

(57) 【要約】

【課題】 送信端より上流で故障が発生した場合、障害は2つのルートに波及し、両系故障となり、冗長構成で救済を行うことができないので、ルート切替は不要である。この両系障害発生時の不要な切替動作を防止する。

【解決手段】 分岐部103以前の障害検出部101で上流故障を検出したとき、障害情報挿入部102において上流故障情報を主信号の特定タイムスロットに挿入する。ルート上の途中に存在する中継ノード202、203では、上流故障情報を転送する仕組みを持たせる。受信側では、上流故障情報を検出するための上流障害情報検出部106、107を持たせ、上流故障情報と障害検出部108、109で検出された障害とを基に、ルート故障か上流故障か判断し、選択部111の切替制御を行う。



## 【特許請求の範囲】

【請求項1】 分岐され現用及び予備のパスとなる第1及び第2の伝送ルートの切替えを障害発生にตอบสนองして行うバス切替制御システムであって、前記第1及び第2の伝送ルートに分岐される直前のパスにおける障害を検出する障害検出手段と、この障害検出結果を分岐される前記第1及び第2の伝送ルートによるパスにそれぞれ出力する分岐手段と、この分岐された前記第1及び第2の伝送ルートによるパスに出力された障害検出結果が共にパスに障害があることを示したとき前記第1及び第2の伝送ルートの切替えを抑止する切替え抑止手段とを含むことを特徴とするバス切替制御システム。

【請求項2】 前記分岐手段は、前記障害検出結果を前記パスに挿入する挿入部と、この挿入後に前記第1及び第2の伝送ルートの分岐を行う分岐部とを含むことを特徴とする請求項1記載のバス切替制御システム。

【請求項3】 前記パスはSDH信号を伝送するパスであり、前記障害検出結果は前記SDH信号のAU部の特定部分に挿入されることを特徴とする請求項2記載のバス切替制御システム。

【請求項4】 前記AU部の特定部分は、H3バイトであることを特徴とする請求項3記載のバス切替制御システム。

【請求項5】 前記AU部の特定部分は、H1バイトのSSビットであることを特徴とする請求項3記載のバス切替制御システム。

【請求項6】 分岐され現用及び予備のパスとなる第1及び第2の伝送ルートの切替えを障害発生にตอบสนองして行うバス切替制御方法であって、前記第1及び第2の伝送ルートに分岐される直前のパスにおける障害を検出する障害検出ステップと、この障害検出結果を分岐される前記第1及び第2の伝送ルートによるパスにそれぞれ出力する分岐ステップと、この分岐された前記第1及び第2の伝送ルートによるパスに出力された障害検出結果が共にパスに障害があることを示したとき前記第1及び第2の伝送ルートの切替えを抑止する切替え抑止ステップとを含むことを特徴とするバス切替制御方法。

【請求項7】 前記分岐ステップにおいては、前記障害検出結果を前記パスに挿入し、この挿入後に前記第1及び第2の伝送ルートの分岐を行うことを特徴とする請求項6記載のバス切替制御方法。

【請求項8】 前記パスはSDH信号を伝送するパスであり、前記障害検出結果は前記SDH信号のAU部の特定部分に挿入されることを特徴とする請求項7記載のバス切替制御方法。

【請求項9】 前記AU部の特定部分は、H3バイトであることを特徴とする請求項8記載のバス切替制御方法。

【請求項10】 前記AU部の特定部分は、H1バイトのSSビットであることを特徴とする請求項8記載のバ

ス切替制御方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はバス切替制御システム及びバス切替制御方法に関し、特に冗長構成ネットワークにおいて、現用及び予備のパスとなる2つの伝送ルートの切替えを障害発生にตอบสนองして行うバス切替制御システム及びバス切替制御方法に関する。

【0002】

10 【従来の技術】図9は、冗長構成ネットワークの切替制御システムの従来例を示す図である。同図において、送信端701からの信号が分岐点702で分岐され、伝送ルートAと伝送ルートBとの2つのルートを通る。伝送ルートAには中継ノード703が存在し、伝送ルートBには中継ノード704が存在する。

【0003】受信側では、障害検出部705、706でルート故障を検出し、切替制御部708は2つのルートのうち正常な方を選択するように選択部707を切替制御する。

20 【0004】ここで、送信端701より上流で故障が発生した場合、障害はルートAとルートBに波及し、両系故障となる。このとき、冗長構成で救済を行うことができないので、選択部707でのルート切替えは不要である。

【0005】

【発明が解決しようとする課題】しかしながら、上述した従来の切替制御システムにおいては、以下のような問題点がある。すなわち、ルートAとルートBとに距離差があり、ルートAの方が短いとすると、ルートAを受信側で選択していた場合、両系が故障していても、障害を障害検出部705で障害検出部706より先に検出してしまふ。このため、切替制御部はルートBは正常で、ルートAは障害発生と判断し、ルートBへの切替を行ってしまふ。

30 【0006】ここで、図10を参照すると、時刻a点で発生した障害はルートA及びルートBに障害が波及する。すると、それぞれのルートの伝送遅延時間差により、時刻b点でルートAの故障を検出し、時刻c点でルートBの故障を検出することになる。この場合、時刻b点に着目すると、ルートAの故障は検出されているのに対し、ルートBの故障は検出されず、時刻c点まではルートBが正常であることになる。このため、ルートAからルートBに伝送路の切替が行われる。

40 【0007】しかし、ルートA及びルートBは最終的には両方とも障害になるので、ルートAからルートBへの伝送路の切替えは不要であり、不要な切替えをネットワーク管理システムに通知してしまうと、ネットワーク管理者の誤判断を招くおそれがある。

50 【0008】本発明は上述した従来技術の欠点を解決するためになされたものであり、その目的は両系障害発生

時の不要な切替動作を防止することのできるパス切替制御システム及びパス切替制御方法を提供することである。

【0009】

【課題を解決するための手段】本発明によるパス切替制御システムは、分岐され現用及び予備のパスとなる第1及び第2の伝送ルートの切替を障害発生にตอบสนองして行うパス切替制御システムであって、前記第1及び第2の伝送ルートに分岐される直前のパスにおける障害を検出する障害検出手段と、この障害検出結果を分岐される前記第1及び第2の伝送ルートによるパスにそれぞれ出力する分岐手段と、この分岐された前記第1及び第2の伝送ルートによるパスに出力された障害検出結果が共にパスに障害があることを示したとき前記第1及び第2の伝送ルートの切替を抑止する切替抑止手段とを含むことを特徴とする。前記分岐手段は、前記障害検出結果を前記パスに挿入する挿入部と、この挿入後に前記第1及び第2の伝送ルートの分岐を行う分岐部とを含むことを特徴とする。また、前記パスはSDH信号を伝送するパスであり、前記障害検出結果は前記SDH信号のAU部

の特定部分に挿入されることを特徴とする。なお、前記AU部の特定部分は、H3バイトであるか、H1バイトのSSビットであることを特徴とする。

【0010】本発明によるパス切替制御方法は、分岐され現用及び予備のパスとなる第1及び第2の伝送ルートの切替を障害発生にตอบสนองして行うパス切替制御方法であって、前記第1及び第2の伝送ルートに分岐される直前のパスにおける障害を検出する障害検出ステップと、この障害検出結果を分岐される前記第1及び第2の伝送ルートによるパスにそれぞれ出力する分岐ステップと、この分岐された前記第1及び第2の伝送ルートによるパスに出力された障害検出結果が共にパスに障害があることを示したとき前記第1及び第2の伝送ルートの切替を抑止する切替抑止ステップとを含むことを特徴とする。前記分岐ステップにおいては、前記障害検出結果を前記パスに挿入し、この挿入後に前記第1及び第2の伝送ルートの分岐を行うことを特徴とする。また、前記パスはSDH信号を伝送するパスであり、前記障害検出結果は前記SDH信号のAU部の特定部分に挿入されることを特徴とする。なお、前記AU部の特定部分は、H3

バイトであるか、H1バイトのSSビットであることを特徴とする。

【0011】要するに本発明は、デジタル伝送システムにおいて、送信端で複数ルートへ信号を分岐送信しておき、受信端で複数ルートから受信する信号を選択することにより構成されるルート冗長系の切替制御方式に関し、送信端よりも上流側の故障を起因とする両系故障時の不要な切替動作を防止するものである。

【0012】

【発明の実施の形態】次に、本発明の実施の一形態につ

いて図面を参照して説明する。なお、以下の説明において参照する各図においては、他の図と同等部分には同一符号が付されている。

【0013】図1は本発明によるパス切替制御システムの実施の一形態を示すブロック図である。同図には、伝送システムの冗長構成が示されている。同図において、送信ノード201の分岐部103で伝送ルートA及びBに信号を分岐し、受信ノード204の選択部111で正常な信号を受信しているルートを選択する。伝送ルートAは上流障害情報転送部104を有する中継ノード202を通過し、伝送ルートBは上流障害情報転送部105を有する中継ノード203を通過する。

【0014】また、両ルートの信号の正常性を障害検出部108、109で監視し、現用ルートで障害検出した場合は予備ルートへ切替動作を行う。すなわち、本冗長構成の救済区間は分岐部103から選択部111であり、端点Taより上流で発生する障害に対しては救済の対象外である。しかしこの上流故障は伝送ルートA、Bの両ルートへ波及し、両ルートとも正常な信号が伝送されない。本発明の特徴は、伝送ルートA又はB内で発生した故障なのか、上流故障を要因とする両系故障なのかを選択部111で判断できるようにし、上流故障発生時には不要な切替動作を行わないようにするものである。ここで、説明のために、冗長構成の救済伝送区間（分岐部103から選択部111の伝送ルートA又はB）内での障害を「ルート故障」、端点Taより上流での障害を「上流故障」と定義する。

【0015】この上流故障とルート故障を受信ノード側で判断させる手段として、分岐部103以前にその情報（上流故障情報）を主信号の特定タイムスロットに挿入する仕組みを持たせる。障害検出部101で上流故障を検出したとき、障害情報挿入部102において上流故障情報を挿入し、送出する。また、この情報を受信端まで転送するためにルート上の途中に存在する中継ノード202、203においては、上流故障情報を転送する仕組みを持たせる（上流故障情報転送部）。受信側では、上流故障情報を検出するための上流障害情報検出部106、107を持たせる。そして切替制御部110は、上流故障情報と障害検出部108、109で検出された障害とを基に、ルート故障か上流故障か判断し、選択部111の切替制御を行う。

【0016】図2は、SDH（Synchronous Digital Hierarchy）伝送装置による4ノードのリング型ネットワークシステムの構成例である。このリングネットワークシステムは、リング内では高速のSDHフレーム伝送を行っており、各ノードは低速のSDHフレームをこの高速伝送ネットワークに高次群パスVC単位で多重分離する機能をもっているため端点Taから端点Tbへ、高次群パスの伝送をこのネットワークを介して行うことができる。

【0017】この端点Taから端点Tbへのリング内での伝送は、送信ノード(A)201から、中継ノード(B)202を介する伝送ルートAと、中継ノード(C)203を介する伝送ルートBとの両方が用いられ、冗長構成になっている。片方のルートで障害が発生した場合、受信ノード(D)204の選択部で片方向パス切替を行うことで、端点Taから端点Tbへの信号伝送の故障救済が行われる。

【0018】上流故障を受信端に通知する手段として、SDH多重フレームのAU (Administrative Unit) ポインタのH1バイト、H2バイト、H3バイトのうちH3バイトを使用する。図3には、SDH信号(STM-N)のフレーム構成が示されている。SDH信号のサイズは $N \times 270 \times 9$ バイトである。そして、そのうちの $9 \times 9$ バイト長の部分が、SOH (Section Over Head) 及びAUポインタ部である。残りの $261 \times 9$ バイト長がペイロード部である。ペイロード部には、POH (Path Over Head) が付加されたデータ(VC3, VC4)が搭載される。

【0019】同図中のAU部には、通常、H1~H3バイトが含まれている(図示せず)。そのH1バイトのb1~b4はポインタ値の変更を表すニューデータフラグ、H1バイトのb5及びb6はAUタイプ表示、H1のb7及びb8並びにH2バイトはポインタ値、H3バイトは基準クロックと装置の多重化用クロックの周波数がずれた場合スタップ動作を行う負スタップアクションバイトとして定義されている。AIS (Alarm Indication Signal) は、H1バイト、H2バイトがオール“1”である場合、検出条件であり、下流にAISを転送する場合もH1バイト、H2バイトの値をオール“1”として送出する。負スタップ用のH3バイトは信号が正常な場合において使用されるので、AIS送信の場合に上流故障情報バイトとして使用することは可能である。

【0020】ここで、H3バイト値の定義を行う。信号が正常(H1バイト、H2バイトはオール“1”でないとき)な場合、H3バイトは負スタップアクションバイト(従来通り)。AIS(H1バイト、H2バイトがオール“1”)の場合、 $H3 = “01010101”$  (“55h”)であれば上流故障情報を表すものとする。上流故障でないAISは、H3バイトを従来通りオール“1”とする。なお、“h”は16進数であることを示すものとする。

【0021】図4は、送信ノードでの上流故障送信機能を示すブロック図である。同図に示されているように、送信ノードは、端点Taよりの低速のSDHフレーム信号のSOHを終端するSOH処理部301と、AUポインタを終端するAUポインタ処理部302と、AUポインタのAIS情報を監視するAIS監視部303と、上流故障情報を挿入するH3バイト挿入部304と、信号

を2方向に分岐する分岐部305と、高速のSDHフレーム信号のSOHを生成するSOH処理部306及び307とを含んで構成されている。

【0022】図5は、中継ノードでの上流故障転送機能を示すブロック図である。同図に示されているように、中継ノードは、高速SDHフレーム信号の終端・生成を行うSOH処理部401及び404と、AUポインタの終端を行うAUポインタ処理部402と、AISを検出するAIS監視部405と、H3バイト値をモニタするH3バイト監視部406と、上流故障を検出する上流故障検出部407と、上流故障情報を挿入するH3バイト挿入部403とを含んで構成されている。

【0023】図6は、受信ノードでの上流故障判定機能を示すブロック図である。同図に示されているように、受信ノードは、高速SDHフレーム信号の終端を行うSOH処理部501及び502と、AUポインタを終端するAUポインタ処理部503及び504と、パス信号の誤り監視バイト(B3バイト)をモニタするPOHモニタ部505及び506と、H3バイト値をモニタするH3バイト監視部507及び508と、AUポインタのAIS情報を監視するAIS監視部511及び512と、上流故障を検出する上流故障検出部509及び510と、パス切替のトリガを検出するパス切替トリガ監視部513及び514と、パス切替の制御を行うパス切替制御部515と、ルートA又はルートBの信号の選択を行う選択部516とを含んで構成されている。

【0024】かかる構成からなる本システムの動作について説明する。図4において、端点Taからの低速SDHフレーム信号をノードA201が受信すると、ノードA内のSOH処理部301でSOHが終端されAU部が分離される。このときAUポインタ処理部302で終端されたAUポインタをAIS監視部303で監視し、AUポインタがオール“1”の場合にAISと判定する。AISと判定したときは、上流故障情報として定義したH3バイト値“55h”をH3バイト挿入部404で挿入する。そして、分岐点305で分岐された信号は、SOH処理部306、307で高速のSDHフレーム信号に多重化されルートA又はルートBに送出される。

【0025】ノードB又はノードCでは、高速SDHフレームは終端されAUポインタの終端も行われるので、受信ノードへ上流故障情報を転送する処理が必要である。上流故障情報転送機能は、上流故障を検出した場合には、通常のAUポインタ生成処理がなされたあとに上流故障定義値を挿入することで実現できる。その動作について図5を参照して説明すると、SOH処理部401で終端された信号は、AUポインタ処理部402でAUポインタが終端される。上流故障検出部407で、AIS監視部405からのAIS情報とH3バイト監視部406からのH3バイト情報により上流故障であるか判定し、上流故障であればH3バイト挿入部403で上流故

障定義値“55h”を挿入する。上流故障検出部407での上流故障判定は、AIS(AUポインタのH1バイト及びH2バイトがオール“1”)かつH3バイトが“55h”であるときである。そして、SOH処理部404でSOH処理され伝送路に送出される。

【0026】次に、図6を参照して説明する。ノードDにおいて、ルートA及びルートBからのSDH信号を受信すると、これらの信号はSOH処理部501、502で終端される。次に、AUポインタ処理部503、504でAUポインタが終端され、H3バイトはH3バイト監視部507、508に、H1バイト、H2バイトはAIS監視部511、512に渡される。そして、これらH1バイト、H2バイトの値(AIS情報)及びH3バイトの値は、上流故障検出部509、510に渡され、AIS(H1バイト、H2バイトがオール“1”)かつH3バイト値が“55h”のとき上流故障あり、AIS(H1バイト、H2バイトがオール“1”)でH3バイト値もオール“1”であるときは上流故障なしと判定される。つまり、AISでない(信号が正常)ときは、H3バイトは負スタップ用のバイトで、H3バイトが“55h”でも上流故障を意味しない。

【0027】また、AUポインタ処理後のVC(Virtual Container)信号はPOHモニタ部でモニタされVC信号の符号誤り情報を示すB3バイトはバス切替トリガ監視部513、514に渡される。バス切替トリガは、AISかB3バイトの誤り検出時である。切替制御部515は、バス切替トリガにより選択部516の切替を制御するが、上流故障検出部509、510で上流故障情報を検出した場合には、バス切替トリガがあっても切替制御を行わない。

【0028】次に、本発明によるバス切替制御システムの他の実施形態について図7を参照して説明する。上述した実施例では上流障害情報の通知手段としてH3バイトを用いているのに対し、本例ではAUポインタのSSビット(H1バイトの第5ビット及び第6ビット)を用いる。このSSビットは、AUのタイプを表示するために用いられるビットである。

【0029】AUポインタのH1バイト、H2バイトは、AISのときにオール“1”が代入される。SSビットについては、上流障害情報の通知ビットと定義する。

【0030】本実施例におけるシステムの構成及び動作は、ほぼ上述の実施例と同じであるので異なる部分について図7を参照して説明する。具体的には、SSビットの挿入、転送、判定の機能について説明する。

【0031】まず、最初に上流故障情報のSSビットの定義を行う。通常、H1バイト、H2バイトは、AISのときオール“1”であるが、リングネットワーク内では、SSビットを含めない他のビットをオール“1”とする。そして、SS=“00”のとき上流故障情報を示

し、それ以外の場合は“11”とする。すなわち、受信端でAIS受信時、切替トリガとなるH1バイトは“11110011”で、切替トリガとならないH1バイトは“11111111”である。なお、この定義はリングネットワークシステムに閉じたものであり、送信ノードでのAIS受信及び受信ノードでの低速側へのAIS送信は、通常定義に基づくAISの送受信を行うものとする。

【0032】AIS監視部601でAISを検出した場合、SSビット挿入部602でSSビットに“00”を挿入した後、分岐部603を介して転送する。中継ノードにおいて、AIS監視部604によるAIS監視とSSビット監視部605によるSSビットの監視とを行い、AISかつSSビット=“00”であれば、SSビット挿入部606でSSビットに“00”を挿入し転送する。受信ノードではAIS監視部607とSSビット監視部608でAISかつSSビット=“00”を検出した場合には切替トリガ監視部609で切替トリガを検出しても切替制御部610は選択部611の切替を行わない。

【0033】以上説明した2つの実施例においては、以下のようなバス切替制御方法が実現されていることになる。すなわち、分岐され現用及び予備のバスとなる2つの伝送ルートの切替を障害発生に反応して行うバス切替制御方法であり、その制御方法は、2つの伝送ルートに分岐される直前のバスにおける障害を検出する障害検出ステップと、この障害検出結果を分岐される2つの伝送ルートによるバスにそれぞれ出力する分岐ステップと、この分岐された2つの伝送ルートによるバスに出力された障害検出結果が共にバスに障害があることを示したとき2つの伝送ルートの切替を抑制する切替抑制ステップとを含んでいるのである。

【0034】この制御方法について、図8を参照してさらに説明する。同図に示されているように、まず、2つの伝送ルートに分岐される直前のバスにおける障害を検出する(ステップS701)。そして、この障害検出結果を分岐される2つの伝送ルートによるバスにそれぞれ出力する(ステップS702)。

【0035】次に、この分岐された2つの伝送ルートによるバスに出力された障害検出結果が共にバスに障害があることを示しているかどうかを判断する(ステップS703)。この判断の結果、障害検出結果が2つのバスに共に障害があることを示している場合には、2つの伝送ルートの切替を抑制し(ステップS703→S704)、処理は終了となる(ステップS706)。また、ステップS703の判断の結果、2つのバスの少なくとも一方に障害がないことを示している場合には、切替は抑制されず、通常通り、正常なバスを選択するようにバスの切替が行われ(ステップS705)、処理は終了となる(ステップS706)。

## 【0036】

【発明の効果】以上説明したように本発明は、送信点での故障発生時に上流障害情報を転送することにより、上流故障から波及した両方向のルート障害であるのか、切替を必要とするルート障害であるのかを判定できるので、両方向のルート障害発生時に起きる不要な切替動作を防止でき、不要な切替通知によるネットワーク管理者の誤判断を抑止できるという効果がある。

## 【図面の簡単な説明】

【図1】本発明の実施の一形態によるパス切替制御システムの構成を示すブロック図である。

【図2】SDH伝送装置による4ノードのリング型ネットワークシステムの構成例を示すブロック図である。

【図3】SDH信号のフレームを示す図である。

【図4】送信ノードでの上流故障送信機能を示すブロック図である。

【図5】中継ノードでの上流故障転送機能を示すブロック図である。

【図6】受信ノードでの上流故障判定機能を示すブロック図である。

【図7】本発明の実施の他の形態によるパス切替制御システムの構成を示すブロック図である。

【図8】本発明によるパス切替制御システムのパス切替動作を示すフローチャートである。

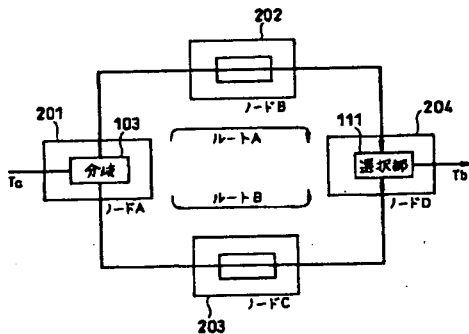
【図9】従来のパス切替制御システムの構成を示すブロック図である。

【図10】従来のパス切替制御システムにおけるパス切替動作を示すタイムチャートである。

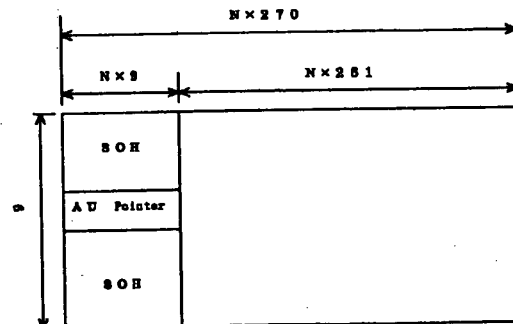
## 【符号の説明】

- 101 障害検出部
- 102 障害情報挿入部
- 103 分岐部
- 104, 105 上流障害情報転送部
- 106, 107 上流障害情報検出部
- 108, 109 障害検出部
- 110 切替制御部
- 111 選択部
- 201 送信ノード
- 202, 203 中継ノード
- 204 受信ノード

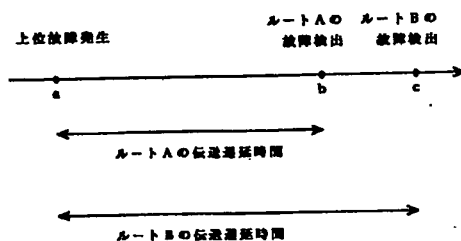
【図2】



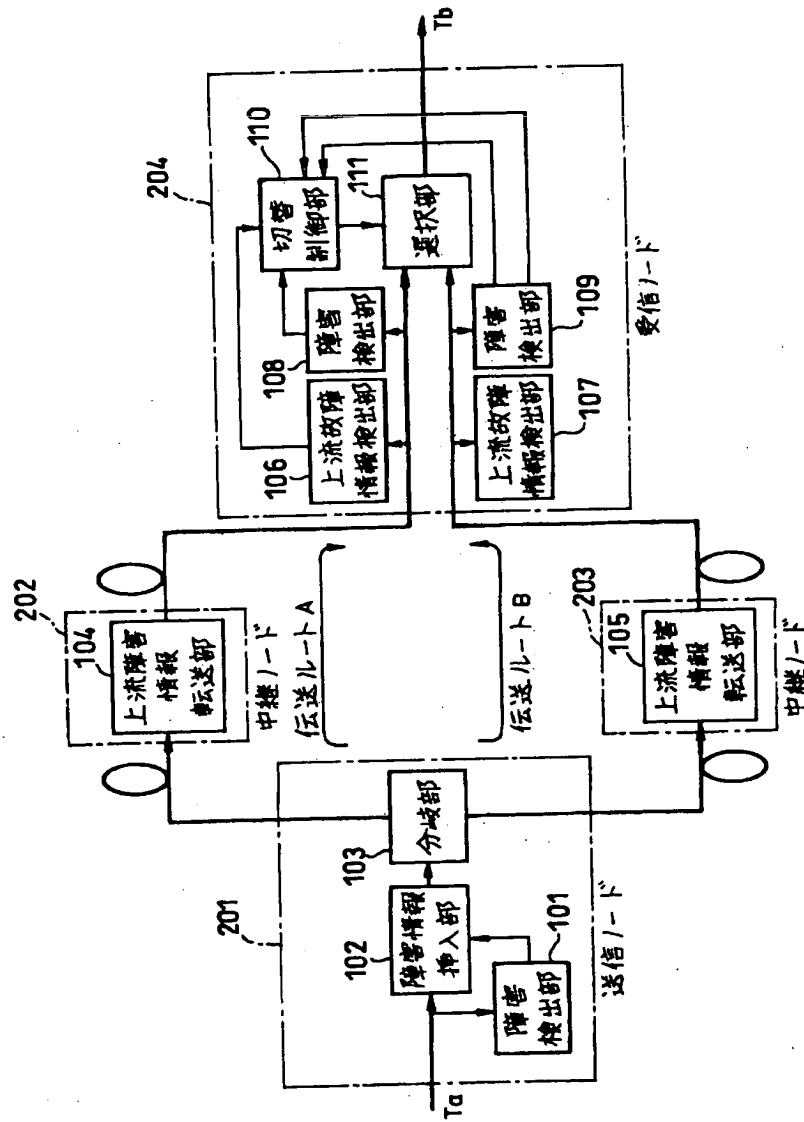
【図3】



【図10】

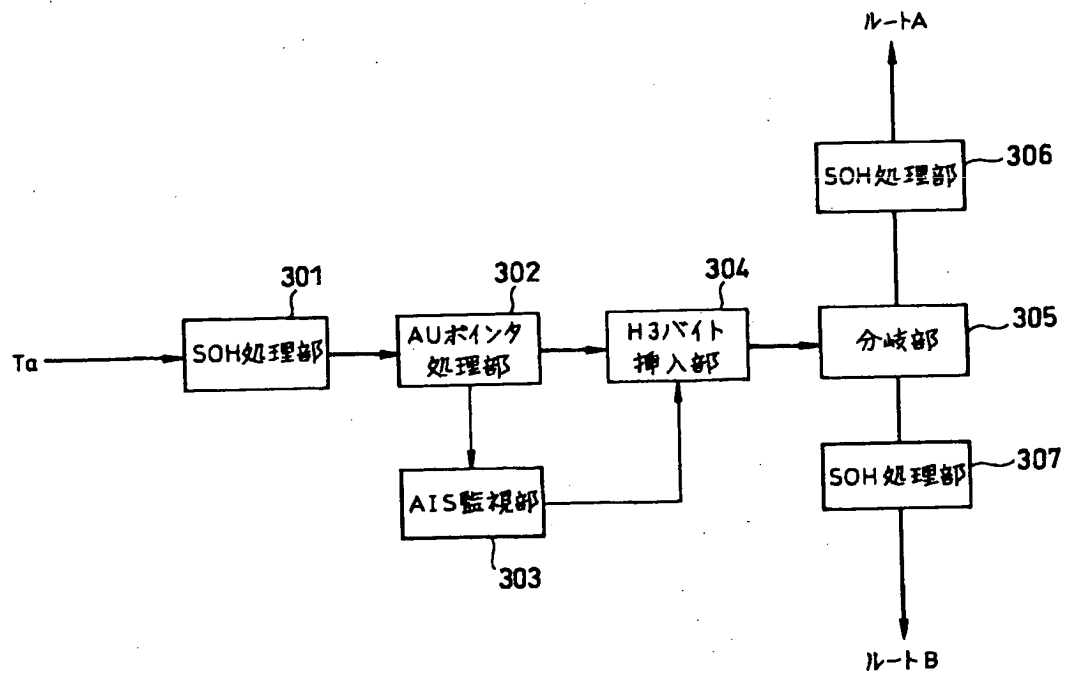


【図1】

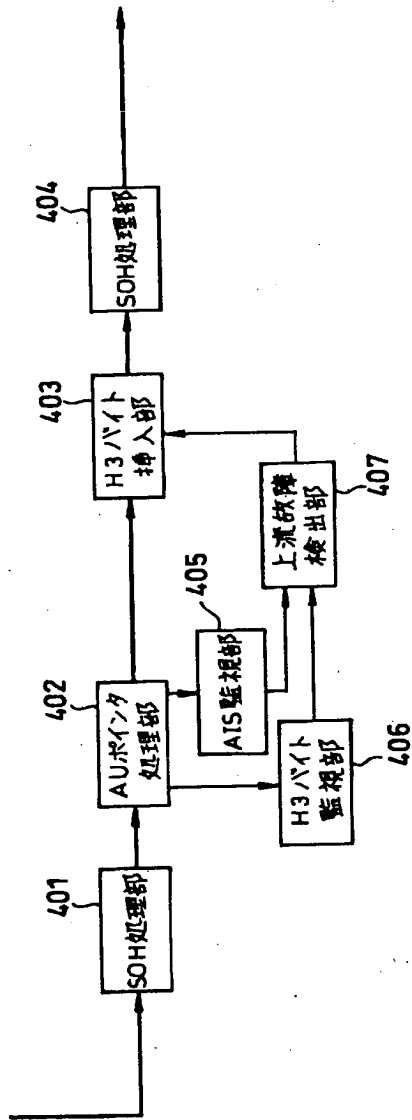




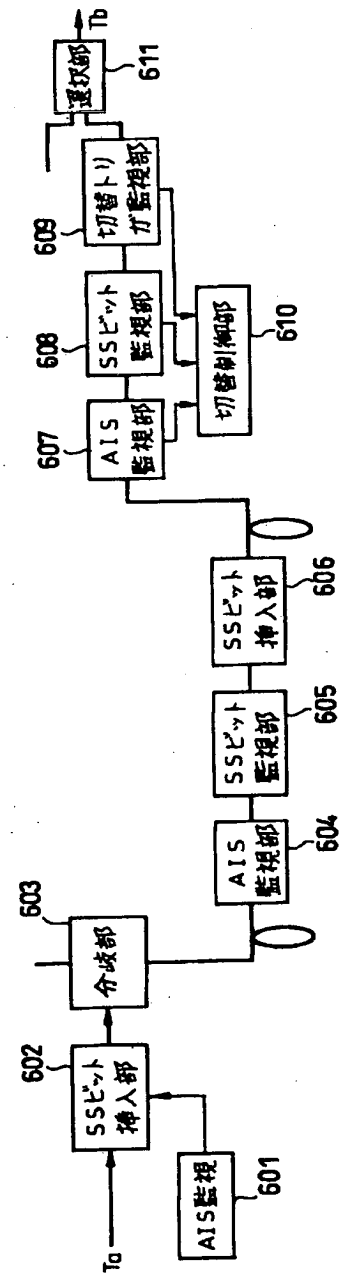
【図4】



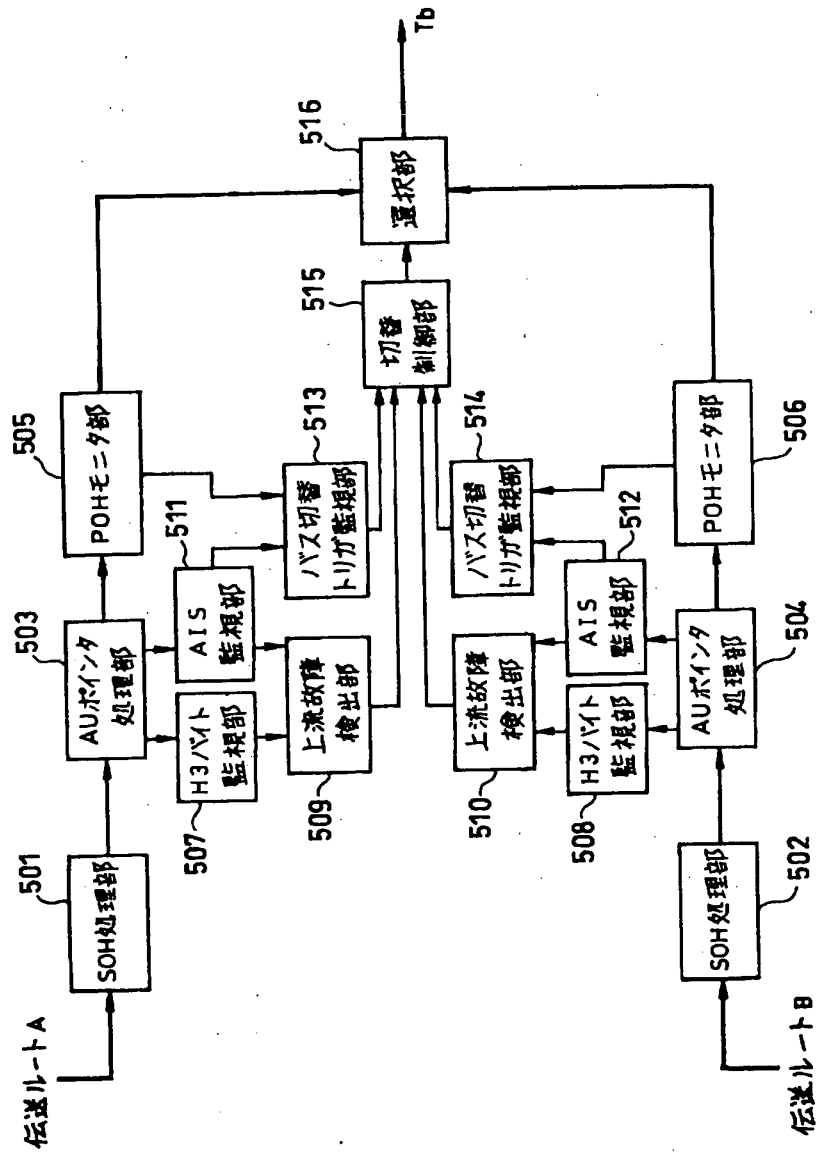
【図5】



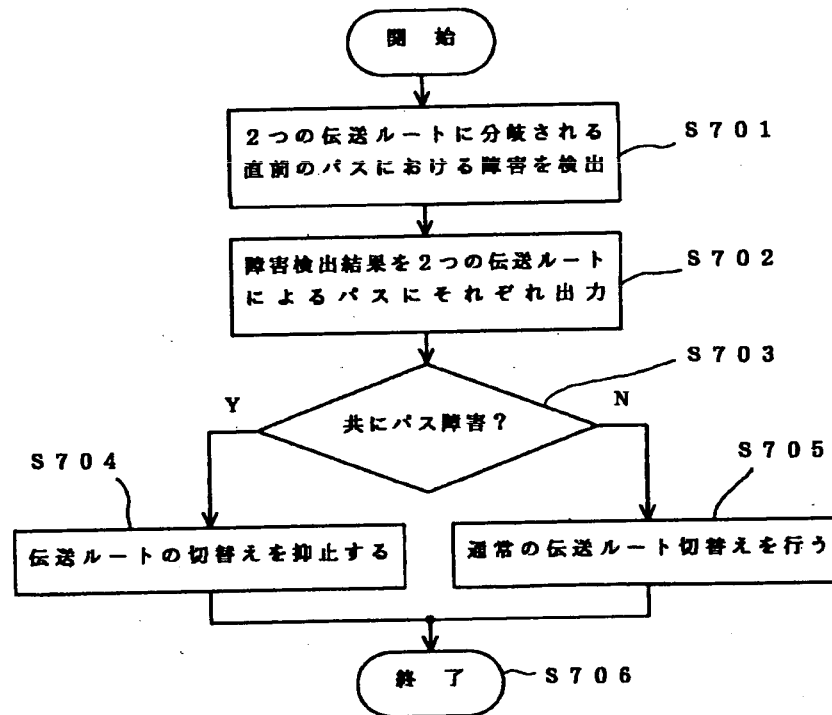
【図7】



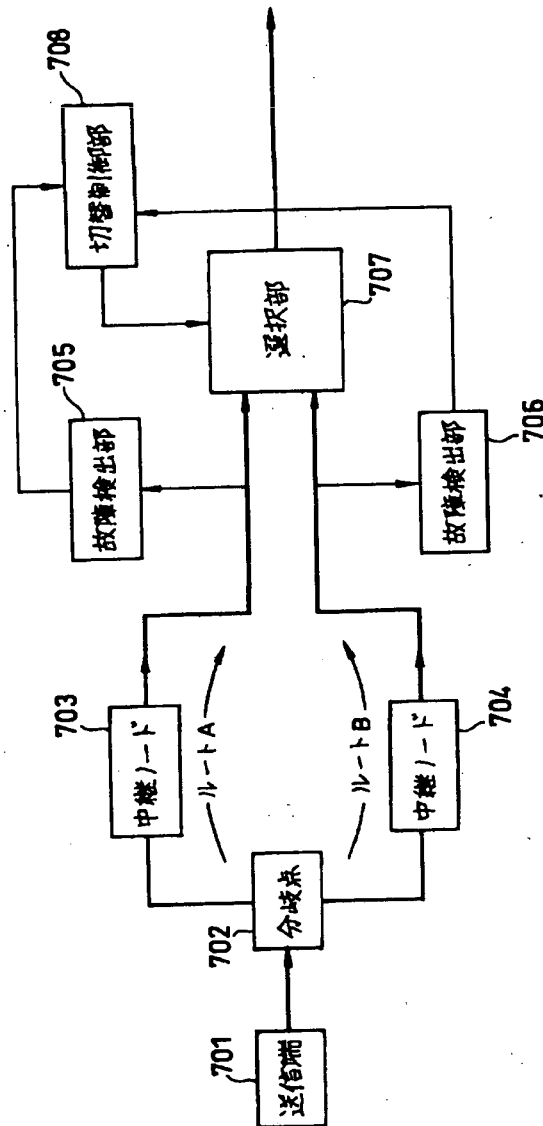
【図6】



【図8】



【図9】



フロントページの続き

(51)Int.Cl.7  
H04L 12/28  
29/14

識別記号

FI  
H04L 13/00

キーワード(参考)

311

Fターム(参考) 5K014 AA01 AA04 CA01 CA06 EA07  
FA01 FA08  
5K028 AA15 DD04 LL02 MM05 PP04  
PP05 QQ01  
5K030 GA12 HB25 JA11 JL07 JL10  
MB03 MD02  
5K035 AA03 BB04 CC09 DD01 JJ01  
LL01 LL14  
9A001 BB02 BB04 CC07 DD10 JJ18  
KK56 LL02 LL05